**《系统设计与仿真综合实验》教学大纲**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 课程英文名 | System Design and Simulation comprehensive experiment | | | 课程代码 | 03P0018 |
| 学分 | 2 | 总学时 | 2周 | 课程类别 | 集中实践环节 |
| 先修课程 | 数字逻辑电路、单片机原理及应用A、现代逻辑设计 | | | 课程性质 | 限选 |
| 适用专业 | 电子信息工程 | | | 开课学院 | 信息工程学院 |
| 执笔人 | 洪波 | 审定人 | 肖丙刚 | 制定时间 | 2020年11月 |

注：**课程性质**是指必修/限选/任选。

**一、课程地位与目标**

（一）课程地位

本课程是电信信息工程专业一门必修的专业实践课程，属于研究设计类课程。在学习了电子线路、数字逻辑电路、现代逻辑设计等课程后，通过本课程设计这一集中实践环节，培养学生对仿真工具和各种电子技术的综合运用能力。该课程要求学生熟悉EDA软件（Quartus II），能够利用所学EDA技术知识完成一个具有完整功能的电子系统设计，从系统顶层模块的划分到各功能模块的设计以及电路的仿真和下载，让学生得到一次自主使用硬件描述语言描述电路的训练机会，从而加深学生对仿真的理解，提高学生使用EDA软件工具的熟练程度，最终获得初步电子系统设计经验，为以后进行工程实际问题的研究打下设计基础。

（二）课程目标1.掌握一种EDA软件（Quartus II）的使用方法，能够熟练进行设计输入，编译，软件仿真、管脚分配、下载等全过程。

2. 掌握利用运用硬件描述语言对电子技术综合问题进行设计，巩固和加深对电子技术基础知识的理解，培养学生独立设计和综合运用知识的能力。

3. 培养学生撰写严谨的、有理论根据的、实事求是的、文理通顺的课程设计报告。

**二、课程目标与相关毕业要求的对应关系**

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 课程目标 | 课程目标对毕业要求的支撑程度（H、M、L） | | | | | | | | | |
| 毕业要求3.1 | 毕业要求3.2 | 毕业要求3.3 | 毕业要求4.2 | 毕业要求4.3 | 毕业要求4.4 | 毕业要求5.1 | 毕业要求5.2 | 毕业要求10.1 | 毕业要求10.2 |
| 课程目标1 |  |  |  | M(0.05) | M(0.05) | M(0.05) |  |  |  |  |
| 课程目标2 | M(0.05) | M(0.05) | M(0.05) |  |  |  |  |  |  |  |
| 课程目标3 |  |  |  |  |  |  | H(0.2) | H(0.2) | H(0.15) | H(0.15) |

注：1.支撑强度分别填写H、M或L（其中H表示支撑程度高、M为中等、L为低）。

2.毕业要求须根据课程所在专业培养方案进行描述。

**三、设计选题及任务要求**

|  |  |  |
| --- | --- | --- |
| 序号 | 参考选题 | 任务与要求 |
| 1 | 基于FPGA数字跑表的设计 | 1.跑表计时显示范围0.01s-59min59.99s，计时精度为10ms。 |
| 2.具有清零、启动计时、暂停计时功能 |
| 3.时钟源误差不超过0.01s |
| 2 | 基于FPGA数字钟的设计 | 1.设计一个能显示秒、分、时的12小时数字钟，可整点报时 |
| 2.采用开发板上的时钟信号产生秒脉冲 |
| 3.计时计数器可以用24进制计时电路，可以手动对时分校正 |
| 3 | 基于FPGA交通信号灯控制器的设计 | 1．设计交通控制器，由一条主干道和一条支干道构成，每条支路有红、黄、绿三色信号灯 |
| 2．主干道绿灯时间45秒，支干道绿灯时间25秒，倒计时显示 |
| 3.绿灯到红灯转换过程中，亮5秒皇都进行过渡。 |
| 4 | 基于FPGA数字频率计的设计 | 1．设计一个能测量方波信号频率的频率计 |
| 2.测量范围0-999999HZ，精度为1HZ. |
| 3.用六个数码管显示 |
| 5 | 基于FPGA多功能波形发生器设计 | 1．要求产生三种波形：方波、三角波，正弦波； |
| 2.每个波形周期采样16个点； |
| 可输出频率分为有100HZ,200HZ,500HZ及1KHZ； |
| 6 | 基于FPGA汽车尾灯控制器的设计 | 1．汽车尾灯控制器共有正常行驶、刹车、左转、右转和故障模式 |
| 2.左右转时，灯亮1秒，灭1秒 |
| 3.发生故障时，双侧闪烁，亮0.5秒，灭0.5秒 |
| 7 | 基于FPGA脉冲宽度测量仪的设计 | 1．脉冲信号宽度的测量精度为1ms |
| 2.脉冲的宽度的测量范围为0~10s |
| 3.测量值可以用5位数码管显示 |
| 8 | 基于FPGA抢答器的设计 | 1.设计一个数字抢答器，每组设一个按钮，用于抢答 |
| 2.抢答器具有第一信号鉴别和锁存功能 |
| 3.设置复位按钮，复位后进行抢答，抢答后显示抢答组的号码，并扬声器发出3秒声音 |

注：学生可任选其中一个题目进行设计。

**四、课程设计的主要进程与时间安排**

|  |  |  |  |
| --- | --- | --- | --- |
| 序号 | 主要进程 | 教学内容 | 时间分配 |
| 1 | 下达任务 | 讲解本课程设计的相关要求，布置设计任务，学生选题 | 第1天 |
| 2 | 选题与文献查阅 | 查阅文献资料，选题，确定分组，并给出可行的设计方案。 | 第2天 |
| 3 | 任务设计 | 程序设计与调试 | 第3-5天 |
| 4 | 下载与测试 | 硬件电路下载，调试与测试，撰写课程设计报告 | 第6-8天 |
| 5 | 任务验收、演示与答辩 | 设计任务的验收和答辩 | 第9-10天 |

注：进程安排的最少时间为0.5天。

**五、课程考核与成绩评定**

|  |  |
| --- | --- |
| 考核类别 | **考查** |
| 考核形式 | 平时考核、实践与答辩考核、课程设计报告考核 |
| 成绩评定 | 平时考核占20%，考核标准：出勤率、学习态度，小组分工情况，小组成员同组讨论表现；  实践及答辩考核占40%，考核标准：实践动手能力，功能任务演示，模块功能说明，问题回答；  课程设计报告考核占40%，考核标准：内容完整性，实验数据分析，报告格式规范； |
| 成绩登记方式 | 百分制 |

**六、课程目标达成度评价方法**

|  |  |  |
| --- | --- | --- |
| 课程目标 | 教学环节 | 成绩评定 |
| 课程目标1 | 实验指导 | 平时成绩A10 |
| 实践及答辩成绩B10 |
| 目标达成度1=（A1+B1）/（A10+B10） | |
| 课程目标2 | 实验指导 | 平时成绩A20 |
| 实践及答辩成绩B20 |
| 课程设计报告成绩C30 |
| 目标达成度2=（A2+B2+C2）/（A20+B20+C20） | |
| 课程目标3 | 实验指导 | 实践及答辩A30 |
| 课程设计报告成绩C30 |
| 目标达成度3=（A3+C3）/（A30+C30） | |

**七、推荐教材与主要参考书**

（一）推荐教材：

1．王金明，《数字系统设计与Verilog HDL》(第六版)，电子工业出版社，2016年

（二）主要参考书：

1. [任爱锋](https://book.jd.com/writer/%E4%BB%BB%E7%88%B1%E9%94%8B_1.html)，张志刚，FPGA与SOPC设计教程：DE2-115实践（第二版）**.**西安：西安电子科技大学出版社，2018年

2. 自编课程设计指导书或相关的课程设计任务书